(18) 日本国本国本中(1 b)

€ 戡 ধ 特字 噩 4 (Z

梅爾平9-284138

(11) 特許出顧公開番号

(43)公開日 平成9年(1997)10月31日

技術表示箇所	2	2	2
	•	•	•
	1/30	1/41	1/13
FI	H03M	H04N	
广内数阻器中	9382-5K		
400160			
			1/24
(51) Int.Cl.*	H03M	H04N	

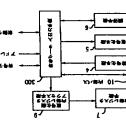
(全18頁) **審査開収 未譲収 間収収の数5 OL**

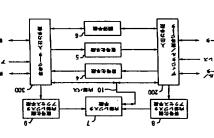
CODEC質層及びCODECシステム (54) [発明の名称]

[57] [取約]

【韓題】 入出力のピン数を削減したCODEC装置を 姫供することを目的とする。

化データ入出力年段300は、符号データの入力、出力 [解決年段] 符号化年段4は、ディジタルデータを符 ルデータの入力と復号データの出力の制御を行う。符号 の動御を行う。内部レジスタ年段1は、内部パス10を 5。 年中七回内由レジスタアクセス手段8は、ディジタ ル/彼中データ入出力年段200から内部レジスタ年段 1 ヘアクセスする。彼号化側内部レジスタアクセス手段 9 は、符号化データ入出力手段300から内部レジスタ **年段7ヘアクセスする。関停手段6は、アクセス観合時** ディジタル/復号ゲータ入出力手段2001t、ディジタ 引化する。復身化年段5は、符号ゲータを復身化する。 通じて符号化年段4あるいは復号化年段5の制御を行 1回体を行う。





8

ディジタルデータの情報圧縮及び伸張を 特許請求の範囲】 請求項1]

前配ディジタルデータを符号化して符号データに圧縮す ドッCODEC被倒において

前配符号データを復号化して復号データに伸張する復号 る符号化手段と、 化手段と、

竹記ディジタルデータの入力あるいは前記復号データの 出力の制御を行うディジタル/復号データ入出力手段

前配符号データの入力あるいは出力の制御を行う符号デ

タ入出力手段とを接続する内部バスを通じて、前配符号 竹配ディジタル/復号データ入出力手段と前配符号デー ータ入出力手段と、

化手段または前配復号化手段の制御を行う内部レジスタ

前配符号データ入出力手段から前配内部レジスタ手段へ ジスタ手段へアクセスする符号化側内部レジスタアクセ 前記ディジタル/復号データ入出力手段から前配内部レ

前配符号化側内部レジスタアクセス手段と、前配復号化 段へのアクセス実行時に競合した場合は、調停を行う調 側内部レジスタアクセス手段とが、前配内部レジスタ手 アクセスする復号化側内部レジスタアクセス手段と、

に実装されることを特徴とする請求項1 記載のCODE 【糖水項2】 前配CODEC装置は単一の集積回路上 を有することを特徴とするCODEC装置。

【酵水項3】 ディジタルデータの情報圧縮及び伸張を 前配ディジタルデータを符号化して符号データに圧縮 行うこのDECシステムにおいて、

前配符号データを復号化して復号データに伸張し、入出 し、入出力処理を行う符号化処理手段と 力処理を行う復号化処理手段と、

前配符号化処理手段または前配復号化処理手段の制御を **前記ディジタルデータを格納するディジタルデータメモ 行っ内部ワジスタ魁御手段と、**

前配符号化処理手段または前配復号化処理手段と前配デ ィジタルデータメモリとでデータ転送を行う際に、前配 ディジタルデータメモリと前配内部レジスタ制御手段と の制御を行うダイレクトメモリアクセス制御手段と、 を有することを特徴とするCODECシステム。

【酵水項4】 前記ダイレクトメモリアクセス制御手段 は、前記ディジタルメモリである画像メモリ手段と前記 トメモリアクセス制御手段と、前配ディジタルメモリで あるメインメモリと前配内部レジスタ制御手段とを制御 内部レジスタ制御手段とを制御する第1の前配ダイレク する第2の前配ダイレクトメモリアクセス制御手段と、

特関平9-284138

から構成されることを特徴とする請求項3記載のCOD ECシステム。

「酵水項5】 前配CODECシステムは単一の集積回 路上に実装されることを特徴とする請求項3記載のCO **DECシステム。**

[発明の詳細な説明]

[発明の属する技術分野] 本発明はCODEC装置及び CODECシステムにおいて、特にディジタルデータの 情報圧縮及び伸張を行うこのDEC装置及びこODEC システムに関する。 [0001]

赤、青、緑の3色で1色当たり8bitで変現すると約 させると多くの場所を占有してしまう。また、ある装置 から別の装置へ画像データの伝送を行うと、伝送に時間 特にデータ量が膨大である。例えばA4用紙サイズのカ ラー画像を3300×4650画架で按現し、各画繋を 一夕を半導体メモリや磁気ディスク等の配箇手段に配億 46MByteのデータ盘となる。このような膨大なデ [徒来の技術] ディジタルデータとして画像データは、 [0002]

ことで画像データを再生する。このような符号化、復号 【0003】そこで一般には、画像データが衿つ冗長性 を取り除きデータ量が少なくなるようなアルゴリズムを その符号化された符号データを記憶、伝送、復号化する 化を実現するために、符号化装置、復号化装置 (以下で は符号化装置、復号化装置をまとめてCODEC装置と 用いて画像を符号化することが行われている。そして、 がかかるという問題点がある。

一トを用意することで、画像データと符号データが干埗 タ量が多い。このためCODEC装置は、画像データを 効率よく転送するために、画像データと符号データに対 して独立した入出力ポートを用意している。すなわち画 像データは、画像データバスを介してCODEC装置の タ用ポートに接続される。このように独立した入出力ポ することがなく、萬スループットの符号化あるいは復号 【0004】一方、画像データは符号データよりもデー は、符号データバスを介してCODEC装置の符号デー 画像データ用ポートに接続される。また、符号データ 呼ぶことにする)が用いられている。 ಜ

【0005】さらに、画像データの符号化あるいは復号 に保持される。また、符号化あるいは復号化の結果とし てCODEC装置はエラー発生の有無、データ量のカウ 化の際にはCODEC装置にいくつかのパラメータを与 える必要がある。パラメータには、回像データの幅と高 さ、カラー画像あるいはモノクログレースケール画像の れらパラメータはCODEC装置内にある内部レジスタ ント毎のステータスを生成する。このステータスも、C 区別、符号化・復号化アルゴリズムの区別等がある。 ODEC装置内の内部レジスタに保持される。 化処理が可能となる。 \$ 20

3

[0006] そして、CPUは、パラメータの告き込み やステータスの観み出しを行うことで、画像データの符 **身化あるいは復身化処理を契行する。このためCPUか** ち内部レジスタにアクセスする年段が必要となる。

内部レジスタ7aは、CPU120aと内部レジスタア [0007] 図16は、従来のCODEC装置の内部レ ジスタとメモリとの協能構成を示す図である。CODE C装置1aは画像メモリ110aと画像データパス20 a で接続され、符号化メモリ130gと符号データパス 30aとで接続される。また、CODEC装置1a内の クセス用パス10gとで接続される。

【0008】このような構成を持つものとして例えば川 略製飲株式会社のデータシートフルカラー画像圧縮伸長 LSI KL5A71003がある。このLSIでは國 **像データパス20gは画像データパスより入出力し、符 内部レジスタアクセス用パス10gに関しては制御用の 身データパス30mはホストデータパスより入出力し、** MPパスを通じて入出力する。

[0014]

'ロデパイス株式会社のMD36059Xがある。この Fパスを介して入出力し、符号データパス30gはコー ドデータ1 / Fパスを介して入出力し、内部レジスタア クセス用パス10a~のアクセスはホスト [/Fパスを 【0.0 0 9】また、別の例としては、包土フィルムャイ LSIは、画像ゲータパス20g はピクセルデータ [/

かした行う。

囲の高遊化を実現したCODECシステムでは、一般に [0010]このようにCODEC装置には画像データ **パス、符号データパス、及び内部レジスタ用アクセスパ** また、上記のCODEC装置を用いて符号化/復号化処 DMAと呼ぶ。)が使用される。図17は、画像データ の転送にDMAを使用する場合のCODECシステムの 画像ゲータの配送にダイレクトメモリアクセス(以下、 スといった3つのパスが接続される構成をとっている。

紅米座かむる。

は、受信したアドレス24gに該当する画像データ21 aを読み出し、CODEC装置1aに送る。そして、画 像ゲータ21gはCODEC装置1gで符号化され、符 [0011] この語合、符号化の時はCPU120aか 5内部レジスタアクセス用バス10aを通じて、内部レ ジスタ1gにアクセスする。そして、内部レジスタ18 の符号化要求によりダイレクトメモリアクセス制御手段 (以下、DMAC年段と呼ぶ。) 100aは、画像デー 画像メモリ110gに送る。また、画像メモリ110g タのフォーマットに合わせてアドレス24aを発生し、 **身データ31aとして出力される。**

タパスを介してCODEC装置に送る。そして符号デー 様に、DMAC年段は符号データのフォーマットに合わ せてアドレスを発生し符号メモリに送る。 符号メモリは [0012] また、図では示さないが復号化の場合も同 **宮当するアドレスより符号データを読み出し、符号デー**

タはCODEC装置で復号化され画像データとして出力

[0013] 一方、DMAC手段100aはCPU12 0 aによってプログラムされる。そして、DMAC手段 100aによる画像データ21aの1回の転送は画像デ 後、CPU120aは、CODEC装置1aの内部レジ スタ1aをアクセスし、CODEC装置1aとDMAC 手段100aとを初期化(具体的にはステータスレジス -タ21ョの一部の転送である。よって、DMA転送 タの検査とパラメータの再設定とコマンドの再発行)

し、再度DMA転送を行う。DMA転送完了時にはDM AC年段100gからCPU120gに割り込みをかけ ることでCPU120aに通知をする。この操作を繰り 医すことで、画像データ全体の転送を達成する。 【発明が解決しようとする課題】しかし、図16で説明 tのデータパスの他に、航み出し、書き込み、WAIT 毎の制御僧号として内部レジスタアクセス用パスが設け られたいた。このために信号本数が協加し、CODEC 装置を集積回路を用いて実装した場合などは入出力ピン した従来のCODEC装置では、内部レジスタへのアク ヒスのための第3のボートとして、8bit~32bi 加、もるいはピン数の多いパッケージの採用を強いる 数が増えることになる。この結果、チップサイズの増 れ、コストアップの原因となっていた。

め、DMA転送に伴うCPUの前処理と後処理を繰り返 が原因となり、画像データの符号化/復号化処理の性能 システムでは、CPUがDMAC年段の設定とCODE C装置の散定および検査を行い、DMA転送完了時はC [0015] また、図17で説明した従来のCODEC PUに割り込み通知が行われていた。このような操作を す必要があった。よって、画像データの転送の性能低下 繰り返すことで画像データのDMA転送が行われるた を低下させていた。

【0016】本発明はこのような点に鑑みてなされたも EC装置を提供することを目的とする。また、本発明の 他の目的は、集積回路のパッド数と集積回路用のパッケ のであり、入出力ピン数を削減することが可能なCOD ージのピン数を削減することが可能なCODEC装置を

[0017] さらに、本発明の他の目的は、符号化、復 **することにある。また、本発明の他の目的は、集徴回路 号化の処理性能を向上させるCODECシステムを提供 ひパッド数と集積回路用のパッケージのピン数を削減す** 5ことが可能なCODECシステムを提供することにあ 姫供することにある。

【課題を解決するための手段】本発明では上記課題を解 決するために、ディジタルデータの情報圧縮及び伸張を 行うCODEC装置において、前記ディジタルデータを

ය

身データ入出力手段から前配内部レジスタ手段ヘアクセ する復号化側内部レジスタアクセス手段と、前配符号化 **身データを復身化して復身データに伸張する復身化手段 入出力手段と前配符号データ入出力手段とを接続する内** スする符号化側内部レジスタアクセス手段と、前配符号 データ入出力手段から前配内部レジスタ手段ヘアクセス タアクセス手段とが、前配内部レジスタ手段へのアクセ 符号化して符号データに圧縮する符号化手段と、前配符 タの出力の制御を行うディジタル/復号データ入出力手 部パスを通じて、前記符号化手段または前記復号化手段 関内部レジスタアクセス手段と前記復号化倒内部レジス [0019] ここで、符号化手段は、ディジタルデータ と、前記ディジタルデータの入力あるいは前配復号デー 段と、前配符号データの入力あるいは出力の制御を行う 符号データ入出力手段と、前記ディジタル/復号データ の制御を行う内部レジスタ手段と、前配ディジタル/復 有することを特徴とするCODEC装置が提供される。 ス実行時に競合した場合は、調停を行う調停手段と、

ルノ復号データ入出力手段は、ディジタルデータの入力 スタ手段は、内部パスを通じて、符号化手段または復号 スタ手段ヘアクセスする。復号化側内部レジスタアクセ **导データを復号化して復号データに伸張する。ディジタ** と復号データの出力の制御を行う。符号データ入出力手 段は、符号データの入力、出力の制御を行う。内部レジ 化手段の制御を行う。 符号化側内部レジスタアクセス手 段は、ディジタル/復号データ入出力手段から内部レジ ス年段は、符号データ入出力年段から内部レジスタ年段 ヘアクセスする。調停手段は、内部レジスタ手段へのア を符号化して符号データに圧縮する。復号化手段は、符 クセスが競合した場合に関係を行う。

【0020】また、ディジタルデータの情報圧縮及び伸 データを符号化して符号データに圧縮し、入出力処理を 行う符号化処理手段と、前配符号データを復号化して復 タを格納するディジタルデータメモリと、前配符号化処 タメモリとでデータ転送を行う際に、前配ディジタルデ 張を行うCODECシステムにおいて、前配ディジタル と、前記符号化処理手段または前配復号化処理手段の制 理手段または前記復号化処理手段と前記ディジタルデー ータメモリと前配内部レジスタ制御手段との制御を行う ダイレクトメモリアクセス制御手段と、を有することを 御を行う内部レジスタ制御手段と、前配ディジタルデー 号データに伸張し、入出力処理を行う復号化処理手段 特徴とするCODECシステムが提供される。

う。復号化処理手段は、符号データを復号化して復号デ を行う。ディジタルデータメモリはディジタルデータを 格納する。ダイレクトメモリアクセス制御手段は、ディ [0021] ここで、符号化処理手段は、ディジタルデ **ータを符号化して符号データに圧縮し、入出力処理を行 ータに伸張し、入出力処理を行う。内部レジスタ制御手** 段は、符号化処理手段または前配復号化処理手段の制御

ジタルデータメモリと内部レジスタ制御手段との制御を

[0022]

[発明の実施の形態] 以下、本発明の実施の形態を図面 にもとdいて説明する。図1は、CODEC装置の主要 部の原理図である。CODEC装置は、符号化を行う符 号化年段4と、復号化を行う復号化手段5と、ディジタ ルデータの入力、復号データの出力、アドレスの入力、

の入力、制御データの入出力の制御を行う符号データ入 出力手段300と、内部パス10を通じ符号化手段4と 復号化手段5との制御を行う内部レジスタ手段7と、符 **号化側から内部レジスタ手段 7 ヘアクセスする符号化**側 内部レジスタアクセス手段8と、彼号化側から内部レジ スタ手段1~アクセスする復号化側内部レジスタアクセ ス手段9と、内部レジスタ手段1へのアクセス実行時に 競合した場合は、関係を行う関係手段6と、から構成さ タ入出力手段200と、符号データの入出力、アドレス **制御データの入出力の制御を行うディジタル/復号デー**

実施の形態についた説明する。図2は、CODEC装置 [0023] 次に、本発明のCODEC装置を画像デー タを符号化/復号化する場合に適用した場合の具体的な のプロック図である。まず、画像データパス側の接続に しいた説明する。 ន

を通じて画像データ入出力手段210に接続する。 CO タをCODEC装置1に售き込むためにWT 倡号23を 【0024】画像データは16bitのデータパス21 DEC装置 1 からデータパス21 上へデータを聞み出す ためにRD信号22を用いる。 データパス21上のデー

ODEC装置1が筋み出し、あるいは巻き込みに直ちに 応じられない場合に画像データバス20側のパスマスタ・ [0025]また、2bitのアドレス24は、データ パス21のデータのCODEC装置1内部の節み出し元 あるいは哲き込み先を指定する。WAIT信号25はC (図2には示されていない) に対してWAITすべきこ

タ入出力手段210に対してアクセスしていることを示 [0026] DMAReq信号26は、國像データ入出 力手段210が符号化時には符号化すべき画像データを 入力できる状態にあることを示し、復号化時には復号化 DMAAck信号27は、DMAC手段 (図2には示さ れていない)が画像データのDMA転送として画像デー された画像データを出力できる状態にあることを示す。 とを通知する。 **\$**

き込み時には、データパス21から入力したデータを内 [0027] さらに、画像データ入出力手段210は曹 内部パス10上の値と復号化手段5の出力をデータパス 部パス10と符号化手段4~供給し、競み出し時には、

21に出力する。

ည

【0028】氷に、午中データパス側の接続について説 別する。CODEC装置1からゲータパス31上ヘデー タを睨み出すためにRD信号32を用いる。データバス 3 1 上のデータをCODEC装置1に替き込むためにW T信号33を用いる。

じられない時に符号ゲータパス30回のパスマスタ(図 る状態にあることを示す。DMAAck信号37は、D [0029] また、2bitのアドレス34は、データ パス31のゲータのCODEC装置1内街の航み出し元 あるいは雪き込み先を指定する。WAIT信号35はC ODEC装置1が航み出しあるいは告き込みに直ちに応 2には示されていない) に対してWAITすべきにとを 通知する。DMAReq信号36は符号データ入出力手 段300が、符号化時には符号データを出力できる状態 にあることを示し、復身化時には符号データを入力でき MAC年段がDMA配送として符号ゲータ入出力手段3 00に対してアクセスしていることを示す。

雷き込み時には、データパス31から入力したデータを は、内部パス10上の値と符号化手段4の出力をデータ 【0030】さらに、符号データ入出力手段300は、 内部パス10と復身化年段5に供給し、航み出し時に パス31に出力する。

System (基本方式)の符号化方式に従った画像デ 一タの符号化を行う。符号化年段4は、画像データが入 【0031】また、CODEC装置1にはCLK1aが 外部からリセット信号Roset1bも供給される。次 oint Photographic Experts 力可能な状態ならば画像データ入出力手段210にその 旨を通知し、符号データが出力可能な状態ならば符号デ に、各構成年段について説明する。符号化手段4は、カ **ラー都 北固符 争化の国際模型化方式として J P E G ()** 外部から供給され、これに回旋して動作する。さらに、 Group)にて極寒されているBaseline **一タ入出力年段300にその旨を通知する。**

れた画像ゲータが出力可能な状態ならば画像データ入出 [0032] 復号化年段5は、JPEG Baseli 復与化年段5は、符号データが入力可能な状態ならば符 **导ゲータ入出力手段300にその旨を通知し、復号化さ** ne Systemに従った画像符号の復号化を行う。 カ年段210にその旨を通知する。

段6に300状態を存しステートレツンで権成されてい [0033] 次に、関停手段について説明する。関停手 5。そして、画像データ入出力手段210と符号データ 入出力手段300とは、それぞれ関停手段6に対して要 吹信号6m、6bを与える。

身によりステートマンンの状態が選移する。図3は、鯛 【0034】一方、関停手段6からは画像データ入出力 年段210と符号データ入出力年段300とへ、それぞ れ許可信号 6 c、 6 dを与える。この要求信号と許可信 **事年段の状態画移を示す図である。**

いに回避して動作し、Reset 1 bでリセットした場 [Step1] 観存年段6のステートセシンはCLK1

閏号6aが1ならばステートマンンの状態はS1に選移 [Step 2] 画像データ入出力手段 2 1 0 からの要求

[Step3] 1クロックサイクルの聞S1状髄を維持 した後、ステートマシンの状態はSOに戻る。

信号 6 a が 0、かつ符号データ入出力手段 3 0 0 からの (Step4) 画像データ入出力手段210かちの要求 要求信号6bが1ならば、ステートマンンはS2状態に 無移する。 [Step5] 1クロックサイクルの聞S2状髄を維持 した後、ステートマシンの状態はS0に戻る。

[Step6] SO状態の場合に画像データ入出力手段 1、6もがいずれものならば、ステートマシンはSO状 210と符号データ入出力手段300との要求信号6

6 dは、S 2状態のときのみ1となり他の状態のときは た、符号データ入出力手段300に与えられる許可信号 [0035] また、2つの許可信号6c、6 dはステー タ入出力手段210に与えられる許可信号6cは、S1 状態のときのみ1となり他の状態のときは0となる。ま トセシンの状態によって値が決まる。例えば、画像デー

5。因4は、内部レジスタの構成を示す図である。内部 2と、ステータスレジスタ73と、から構成される。コ イブ74、75とから構成される。また、内部レジスタ レジスタ手段1は、内部レジスタ10と、レジスタドラ 70はコマンドレジスタ71と、パラメータレジスタ7 マンドレジスタ11、パラメータレジスタ12、ステー [0036] 次に、内部レジスタ手段について説明す タスレジスタ73はいずれも内部パス10に接続され [0037] また、3つの内部レジスタ71、72、7 3は、それぞれ2入力0Rゲート748~74にからな 75 cからなるレジスタドライブ75と、によってドラ **るレジスタドライブ14と、2入力ORゲート15a~** イブされる。0日2A1やLD2A1などの入力信号に ついては後で説明する。

込まれることで符号化手段4の動作/停止、復号化手段 5の動作/停止を指示することができる。パラメータレ 条数を増減させるためのスケーリングファクタ値を指定 するスケーリングファクタ指定手段72aと、処理すべ き画架数を格納する画架数格納手段72bと、量子化テ 一ブルとハフマン符号化の際に用いるテーブルの路状番 e mの量子化/逆量子化の際に用いる量子化テーブルの 【0038】コマンドレジスタ71は、所定の値が替き 73972th, JPEG Baseline Syst **号を設定するテーブル設定手段72cとから構成され**

ケーリングファクタ指定部72aの3bitを2の補数 数示と解釈した値)倍し、量子化(符号化時)と逆量子 化(復号時)の処理に使用する。さらに画衆数格納手段 3bitで、盘子化テーブルの標準の値を2^N (Nはス 【0039】スケーリングファクタ指定手段72aは、 7.2.6 は処理すべき画衆数を格納する。

分(YCrCb色空間のY成分)用の量子化テーブルと のCr成分またはCb成分)用の量子化テーブルとハフ と復号化手段5との内部に含まれるカラー画像の輝度成 ハフマン符号テーブルと、色差成分(YC r C b 色空間 【0040】テーブル散定手段12cは、符号化手段4 マン符号テーブルとで、どちらを使うかを指定する。

または復号化手段5の処理終了を示すフラグと、符号化 【0041】ステータスレジスタ13は、符号化手段4 手段 4 または復号化手段 5 で検出されたエラーの有無と エラーの詳細を示すフラグとを有する。

[0042] 次に、各レジスタの内部構成について説明 図5は、コマンドレジスタの任意の1bitの回路図を 71aと、DFF (D型フリップフロップ) 手段71b と、トライステートパッファ手段11cとから構成され する。ただし、パラメータレジスタの内部構成は、コマ 示す図である。コマンドレジスタ11は、セレクタ年段 ンドレジスタの内部構成と同じなので説明は省略する。

ステートパッファ手段71cの入力に接続され、さらに CODEC装置1の内部でも使用される。セレクタ手段 bのQ出力はセレクタ手段71gの一方の入力とトライ FF手段716のD入力に接続される。DFF手段71 71ョのもう一方の入力は、内部パス10に接続され [0043] 2入力のセレクタ手段71aの出力は、

クタ手段71aの出力となり、DFF手段71bのD入 力に供給される。従って、DFF手段71bのCLK1 a の立ち上がりエッジの際にLD=1とすることで内部 パス10の値をDFF手段716に告き込むことができ 【0044】LDは、セレクタ手段71aの入力選択と LD=0のときにはDFF手段71bのQ出力値がセレ して使われ、LD=1のときには内部パス10の値が、

ット入力に接続されている。これにより、リセット時に [0045] OEは、トライステートパッファ手段71 cのアウトブットイネーブル入力に接続されている。従 いる値を内部パス10に出力することができる。 OE= (屯インピーダンス状態) となり、内部パス 10に影響 を与えない。Reset1bがDFF手段71bのりセ って0E=1とするとDFF手段7.1 b にラッチされて 0ならばトライステートパッファ手段 7 1 cはOFF コマンドレジスタはリセットされる。

ය 【0046】次に、ステータスレジスタの内部構成につ

特開平9-284138

9

b i tの回路図を示す図である。2つのセレクタ手段7 3aと13b、DFF手段13c、トライステートパッ ファ手段73d、ORゲート73eとから構成されてい る。図6を図5と比較すると、セレクタ手段13aとO Rゲート73eとが追加されていることがわかる。これ らは、CODEC装置1で発生したステータス情報をレ いて説明する。図6は、ステータスレジスタの任意の 1 ジスタにロードするために設置されている。

【0047】内部パス10のデータをステータスレジス で、ステータス情報はセレクタ手段13aの一方の入力 よりセレクタ手段138の出力に現れ、セレクタ手段1 タ73にロードしないときはLD=0となっているの 3 bの入力に供給される。

上がりエッジの時にステータスロード信号を1にし、ス 3eの出力はセレクタ手段73bの入力選択に接続され て、DFF手段73cのクロック入力CLK1aの立ち テータス情報を供給することでCODEC装置1内部の ステータス情報をステータスレジスタ73にロードする 【0048】ステータスをロードする時にはCODEC 装置1内部でステータスロード信号が1となり、これに より〇Rゲート730の出力も1となる。ORゲート7 ている。そして、ここが1となることで、セレクタ手段 73gの出力、すなわちCODEC装置1内部のステー タス情報がDFF手段73cのD入力に現れる。 従っ ន

クセスは、符号化側/復号化側内部レジスタアクセス年 段8、9で行われる。ここで、符号化側内部レジスタア クセス手段8と、復号化側内部レジスタアクセス手段9 とは、構成は同じなので符号化側内部レジスタアクセス 【0049】次に、画像データから内部レジスタ手段へ のアクセスについて説明する。内部レジスタ手段へのア 手段8についてのみ説明する。 ೫

【0050】図1は、符号化側内部レジスタアクセス手 段の一部を示すプロック図である。 符号化関内部レジス タアクセス手段 8 からは 3 つの内部レジスタ手段 7 の為 のLD信号 (LD2A1, LD2A2, LD2A3) と OE信号 (OE2A1, OE2A2, OE2A3) とが 生成される。これら6つの信号は6個の4入力ANDグ ート212a~212fで作られる。また、4入力AN Dゲート212a~212fの入力は、レジスタセレク ト信号A1、A2、A3と、WT信号23と、許可信号 6cと、DMAAck偕号27のnotと、RD倡号2

から構成される。アドレスデコーダ211は、入力され [0051] また、アドレス24はアドレスデコータ2 11に与えられ、レジスタセレクト偕号A1、A2、A 3と制御僧号A123とが生成される。図8は、アドレ スデコーダの入出力の関係を示す真理値数である。真理 直表88は、アドレスと、レジスタ割り当てと、レジス タセレクト信号A1、A2、A3と制御信号A123と 2とからなる。

アドレスが2の場合は、レジスタセレクト信号A1、A 2、A3がそれぞれ0、1、0、及び制御佰号A123 が1となるようなデコード信号がパラメータレジスタに たアドレスに対してデコード個号を作成する。例えば、

関停手段からの許可信号6cと、DMAAck信号27 ANDゲート212gの出力先は、ORゲート75bの **倫理構成部86の表は、ANDゲート212a∼212** fの論理と接続先とを示している。論理と接続先として 別えば、LD2A2は、A1とWT (WT信号23) と [0052] 図9にANDゲートの韓国構成部を示す。 On o tとの輸出機であることを示している。そして、 -方に入力される。

【0053】また、図1では内部パス10は2つのトラ イステートパッファ213、214を介してデータパス 2 1に接続される。トライステートパファ 2 1 3 はデー タパス21を入力とし、内部パス10を出力とするトラ イステートパッファで、(A123*WT信号23*調 **停回路からの許可信号6c)=1のときに内部パス10** をドライブし、0のときにはドライブしない。

内部パス10を入力とし、データパス21を出力とする トライステートパッファで、 (A123*RD信号22 *調停回路からの許可信号6c)=1のときにデータバ ス21をドライプし、 (A123*RD信号22*関停 回路からの許可信号 6 c)=0のときにはドライブしな [0054] また、トライステートパッファ214は、 こ、中なむも庵インピーダンスとなる。

像データパスから内部レジスタ手段に告き込む時の動作 7.1に杳き込むものとし、さらに符号データパス30か [0055] 吹に、画像データパスから内部レジスタ平 段に書き込む時の動作について説明する。 図10は、画 タイミングを示す図である。 ここではコマンドレジスタ らの既み出しまたは巻き込み動作はないものとする。

【0056】 画像データパス20のパスマスタは、デー タパス21に告き込みデータを出力し、RD信号22= め、画像データ入出力手段210への許可信号6cは0 0、WT信号23=1、アドレス24=01 (2海数) を出力する。このとき関停手段6はS0状態にあるた となり、WAIT信号25は1となる。

ス24に同じ値を出力する。また、LD2A1=0かつ 18号も0となり、レジスタへの告き込みはまだ発生しな [0051] したがって、パスマスタは次のサイクルも データパス21、R D信号22、WT 信号23、アドレ LD3A1=0のため、コマンドレジスタ71へのLD い。 トライステートパッファ213も0FFのままであ

1 3 が内部パス 1 0 をデータパス 2 1 の値にドライブす 【0058】次のサイクルでは調停手段6はS1状態と なるので、画像データ入出力手段210への許可信号6 cは1となる。これにより、トライステートパップァ2

75a出力は1となり、コマンドレジスタのLDは1と なり、サイクルの最後のCLK1aの立ち上がり時に内 部パス10の値すなわちコマンドレジスタへの書き込み 値がコマンドレジスタ71に書き込まれる。さらにWA I 丁僧号=0となり、パスマスタはWAIT状態から脱 出する。コマンドレジスタ71からの甑み出しも、回椒 に行われるが、LD2A1の代わりにOE2A1が1と なり、トライステートパッファ213の代わりにトライ [0059] また、LD2A1=1となり、ORゲート ステートパッファ214がドライブ状態となる。

[0060] 次に、画像データパスと符号データパスの アクセスが競合した場合の動作タイミングを示す図であ セスを試みた時に既に符号データパス 3 0からのアクセ 5。画像データバス20から内部レジスタ手段7にアク スがあり、調停手段6の状態がS2にあるときは、WA I T僧号25は1を出力するので、画像データバス20 アクセスが競合した場合の動作を説明する。図11は、 側のパスマスタはWAITする。

25=0となることでパスマスタのWAITが解除され 【0061】そして、次のサイクルにて調停手段6はS 状態となる。よって、画像データパス20側の内部レジ スタ手段1へのアクセスが行われ、さらにWAIT信号 0 状態となり、その次のサイクルにて調停手段6はS1

許され、かつWAIT信号25=0が出力される。そし が起きることが禁じられているため、内部パス10上で へのアクセスを試みた場合は、関停手段6の状態はS0 からS1へ移行し、画像データパス20側にアクセスが て、次のサイクルにおいてSO状態となり、ここで画像 その次のサイクルでS 2状態となり、符号データバス3 0のアクセスが行われる。このように調停手段6により 2 つのパスから同時に内部レジスタ手段7へのアクセス [0062] 画像データパス20のパスマスタと符号デ ータパス30のパスマスタが同時に内部レジスタ年段7 データパス20のさらなるアクセス要求がないならば、 データがぶつかり合うことはない。

ただし、**値号LD2A1、LD2A2、LD2A3、及** スタ手段7をアクセスする場合は、符号データ入出力手 の信号LD3A1、LD3A2、LD3A3、及びOE 3 A 1、0 E 3 A 2、0 E 3 A 3 を生成し、これらの接 [0063] 一方、符号データパス30倒から内部レジ げOE2A1、OE2A2、OE2A3の代わりに同様 硫先は、それぞれORゲート14ョ~14c、15ョ~ 段300を用い、上配で説明したのと全く同様に行う。 75 cのもう一方の入力となる。

出力手段をなくした構成とした。これにより、CODE 【0064】以上説明したように本発明のCODEC装 置は、内部レジスタ手段へのアクセスのための専用の入 C装置を実装する集積回路のパッド数と集積回路用パッ

ය

ケージのピン数を減らすことが可能である。よって、集 質回路のコストを下げることができ、またより少ないど ソのペッケージに収めることがかきる。

500の制御を行う内部レジスタ制御手段100と、デ で説明する。図12はCODECシステムの原理図であ データを復号化して、入出力処理を行う復号化処理手段 御手段700との制御を行うDMAC手段100と、か 5. CODECシステムは、ディジタルデータを符号化 イジタルデータを格納するディジタルデータメモリ11 0 と、ディジタルデータメモリ 1 1 0 と内部レジスタ制 して、入出力処理を行う符号化処理手段400と、符号 500と、符号化処理手段400または復号化処理手段 【0065】次に、本発明のCODECシステムについ ら構成される。

Aを構築した場合のCODECシステムについて説明す 号化処理手段400と、復号化処理手段500と、内部 C装置の内部構成を一般化したものである。よった、以 Fの実施の形態では、CODEC装置1を用いてシステ [0066] ここで、本発明のCODECシステムの符 レジスタ制御手段700とは、上記で説明したCODE

の実施の形態について説明する。図13は、CODEC 20とメインメモリ130と1/0年段140とは、シ F1422, Ethernet I/F1432mb 【0067】次に、本発明のCODECシステムを画像 システムのブロック図である。CODECシステムはC ODEC装置1と、DMAC手段100と、画像メモリ 手段と110aと、CPU120と、メインメモリ13 ステムパス150に接続している。また、1/0手段1 40th, RS232C I/F1412, Disk I 0と、I/O手段140と、から構成される。CPU1 データを符号化/復号化する場合に適用した場合の第1

ンソールとの接続の為にあり、コンソールを用いて本シ 2は、Disk装置に接続され、符号データを記録する [0068] LLT. RS232C 1/F141H= ステムをオペレータが操作する。Disk 1/F14 は、Ethernetと接続され、画像データあるいは る。また、システムパス150はアドレスパスと、デー 符号データを、受信あるいは送信するために用いられ ために用いられる。Ethernet 1/F143 タバスと、制御パスとから構成される。

て、第1のポートは画像データパス20に接続し、第2 容を酰み出したり書き込んだりすることができる。DM のポートはシステムパス150に接続する。CPU12 0は第2のポートを用いて画像メモリ手段110aの内 る。画像メモリ手段110aは2ポートメモリであっ 【0069】次に、各構成手段の接続について説明す AC手段100は画像データパス20に接続する。

20 [0070] CODEC装置1の画像データ入出力手段

210側は、画像データパス20に接続される。COD 特開平9-284138

<u>®</u>

る。CODEC装置1の画像データの転送はDMAC年 段100で行い、符号データの転送はCPU120の命 令によって行われる。CPU120の命令による転送レ ートはDMAC年段100の転送レートと比較してはる タ量が十分に小さくなるため、CPU120の命令によ EC装置1の符号データ入出力手段300側は、符号デ ータバスであるが、これはシステムパス150に接続す かに低いが、JPEGの画像データ符号化によってデー る転送でも実施例の用途には十分である。

タパス部とアドレスパス部に接続する。CPU120か [0071] RD信号22、WT信号23、WAIT信 号25、DMAReq個号26、それにDMAAck僧 号27はDMAC手段100に直接接続する。データパ ス21とアドレスパス24は画像データパス20のデー らDMAC年段100~はDMAスタート信号120a が送られ、DMAC手段100からCPU120~は割 り込み要求信号100aが送られる。

段110aにアクセスするためのアドレスを生成し、画 る。また、DMAC手段100はCODEC装置1の内 [0012] また、DMAC手段100は画像メモリ手 像データバス20を通じて画像メモリ手段110aに送 **部レジスタのアドレス(2bit)を生成し、画像デー** タパス20を通じてCODEC装置1に送る。 20

【0013】また、DMAC手段100により画像メモ リ手段110aから眺み出された画像データは、画像デ 1~送られる。CODEC装置1から出力された画像デ ータはDMAC手段100の制御のもとでデータバス2 1を通じて画像メモリ手段110aに送られ書き込まれ る。DMAC手段100は画像メモリ手段110aから 従い動作し、さらにDMAC手段100のステータスを ータバス20のデータバス21を通じてCODEC装置 DMAC年段100に対する命令語を競み出し、それに 画像メモリ手段110gに書き込めるようになってい

から符号データを読み出し、CPU120はシステムパ ス150を通じて、CODEC装置1に符号データを書 [0074] 次に、CODEC装置1の符号データの供 給について説明する。CODEC装置1の符号データバ ス側のDMAR e q 信号 3 6 をC P U 1 2 0 に対する割 り込み要求信号として使う。DMAC手段100がCO DEC装置1のコマンドレジスタ71に復号化手段5の スタートを指示すると復号化手段5が動きはじめ、符号 データを符号データ入出力手段300に要求し、符号デ れ、CPU120は割り込みを起こす。そして、割り込 **み処理ルーチンにてCPU120はメインメモリ130** る。これがCPU120に割り込み要求として通知さ \$

[0075] これによりDMAR e q信号36=0とな

りCPU120人の割り込み熨索は取り下げられる。その後CPU120は、割り込み処理ルーナンからリターンし、割り込まれた時点の処理を稼行する。存みデータの供給に関するCPU120の処理は、割り込みルーケン内で、メインメモリ130から符号データをロードし、CODEC装置1にストアし、割り込みルーチンからリターンするというたいへみ単純で値い処理となり、CPU120にとって負担とはならない。

【0076】図14は、回線メキリ内のDMACのための命令間と、画像データエリアとの関係を示す図である。まずCPU120が回像メキリ年段110a中の所のロアドレス(0番地)からDMAC年段100~の命令間の気合を昏き込む。その後、DMAC年段100にのDEC装置1との間でDMA転送や理を行う。そして、それが終わったら次に契行すべき命令間が入っていて、それが終わったら次に契行すべき命令間が入っているアドレスを示すリンク111hを利用して次の命令局112を競み出し、DMA転送処理を行う。

[007] 命令節の裏別にはDMACコマンド111 ■がある。これはDMAC年段100の動作を規定し、 データ転送 (画像メデリ年段110 aからCODE C装 配1へ、あるいは、CODE C装置1から画像メモリ年 段110a〜)、DMAC動作体は、サブルーデンコー ル、リターンが定義されている。DMACコマンド11 1aが「データ転送」のとき、2番目の節は画像メモリ 中の転送先アドレス111b、3番目の節は電域オペき イイト整111c、4番目の節はCODE C装置1のパ ラメータレジスタ72に巻き込むべき値であるパラメー タ1111 dである。

[0078] さらに、5番目の語はCODE C装置1のコマンドレジスタ71に巻き込むべき値であるコマンド111である。6番目の語はマスクした値を示す111(、7番目の語はDMA C手段100のステータスを替き込むべき画像メモリ手段110のフドレスであるステータスを高級メモリ手段110のフドレスであるステータスを高いなた111g、8番目の語はリンク11にかえ

【0079】JPEGの場合、8×8画業のプロックを1単位として扱い、このプロックを視力向には重し符号化する。そこで1回のDMAの単位を8×8画類のプロック1列すなわち8連鎖とすると使利である。そこで1 自控重接出すりい回線、40連通機からなる画像を復号化するときは、5個のデータ幅送用命令節を投続に1個のDMAC年出日の中に予め音き込んでおく。CPU120は、DMAC年段100へのスタート信号120aを1にし、DMAC年段100にスタート信号120aを1にし、DMAC年段100にスタート信号120aを1にし、DMAC年段100にスタート信号120aをALにし、DMAC年段100にスタート信号120aをALにし、DMAC年段100になタート信号120aをALにし、DMAC年段100に回線メモリ手段110aの0億地上

9最初の命令節111を読み出す。 [0080]まず、DMACコケンド111aを誘む。 DMACコヤンド111aはCODEC装置1からのデ 50

10 ータ転送となっているので、転送先アドレス111bと 転送パイト数1116とを賦み出し、DMAC年段10 0内部のレジスタにセットする。

[0081] 次に、CODEC装置1のパラメータレジスタ72に替き込むべき値を館み出しその値をデータバス21に出力し、RD信号22を0、WT信号23を1、アドレス信号24を10(2連巻)とし、CODEC装置1のパラメータレジスタ72にパラメータ111

【0082】次にコマンド1110を酵み出し、4番目の階と回様にCODEC装置1のコマンドレジスタ~1に巻き込む。ここで巻き込まれる値すなわちコマンド110にセットされている値は、CODEC装置1の復年発5をスタートさせるコマンドである。

[0083] これによりCODEC装置1が復身を始め、DMAC年段100はDMAReq佰号26が1になるかを待つ。DMAReq佰号26が1になったら、DMAC年段110の中ではスタのアドレスパスに面像メモリ年段110の中では、位分に立て装置1に対してはRD信号22=1、WT信号23=0、DMAAck佰号27=1を出力する。1た、復号した画像データをCODEC装置10かディス21に出力させ、画像メモリ年段110aに送る。また、DMAC年段100はCODEC装置10かATT信号25を監視、これが0のときに画像メモリ年段110aに送りまた。4年、DMAC年段100はCODEC装置10かATT信号25を監視し、これが0のときに画像メモリ年段110aにデータパス21上のデータすなわら復号した画像データを密き込ませる。

[0084] このデータ転送を命令節の転送パイト数111 を通成するまで繰り返す。繰り返し終えたら、DMAC年段100は、まず、マスク1111 の値を筋み出しず。次いで、CODEC装置1に対して、RD信号22=1、WT信号23=0、アドレス24=11 (2 過数)を出力し、CODEC年段1のステータスレジスタ73を割み出す。ここで眺み出した値ピマスク値のANDをとり、その結果、役号がエラーなく終了したことを示していれば正常、そうでないならば異常とする。

[0085] DMAC年段100はリンク1111かを脱み出し、正常人異常に関する情報をアドレスに替き込む。次に、DMAC年段は命令節のリンク1111かを観み出し、リンク1111かを使い2番目の命令節112を額み、同様な処理を行う。命令節112~115の処理を終えた。、DMAC年段100は命令節116を観む。この命令後のDMACコマンド(図示せず)は「DMAC停止」なので、DMAC年段100は割り込みりフェスト信号を11にし、CPU120に対し割り込みをかけ、DMACの動作が終わったことを通知し、動作を停止する。

【0086】女に、CODECンステムの第2の実施の形態について設明する。図15は、第2の実施の形態を示すCODECシステムのブロック図である。第1の実

橋の形態では、画像データバス上のデータ転送をDMAで行ったが、第2の実施の形態では、画像データバス20回のデータがス20回のデータを表表っかさどるDMAC年段100のほかに、符号データバス30回のデータ転送をつかさどる凹のDMAC年段101が備えられている。ここで、画像データバス回のDMAの動作は第10実施の形態で説明したのと全く同様であるので説明を省略し、符号データバス回のDMAについて説明する。

[0087] DMAC手段101は、CODEC装置1 の符号データバス圏のRD信号32と、WT信号33と アドレス34とを生成供給する。CODEC装置1の符 号データバス30のデータバス31はDMAC手段10 1と接続している。DMAC手段101は、CODEC 装置1のWAIT信号35を入力する。さらにCODE C装置1からDMAC手段101へDMAのリクエスト 信号であるDMAR。q信号36が接続され、DMAC 手段101からCODEC装置1へはDMAFF可信号で あるDMAA。k信号37が接続されている。

省略する。

[0088] さらに、DMAC手段101は、システムバス150とも接続している。これによりCPU120からDMAC手段101の内部レジスタにアクセスすることが可能となり、かつDMAC手段101がシステムバス150を介してメインメモリ130にアクセスすることも可能となる。CPU120からDMAC手段101からCPU120からBMAC手段101からCPU120では、CPU120に対する割り込み要求信号101aが接続されている。DMAC手段101からCPU120に対する割り込み要求信号101aが接続されている。

【0089】次に、メインメモリに格無されている符号
データをCODE C装置1で復号し、画像メモリ 年段に 格解する場合について説明する。まず、CPU120 は、メインメモリ130に格納されている符号データの は、メインメモリ130に格納されている符号データの 101の内部レジスタに格納する。その後DMAC年段 101の内部レジスタに格納する。その後DMAC年段 カート信号120 bを1として、DMAC年段101をス タートさせる。DMAC年段101は、システムパス1 50を組由してメインメモリ130のアドレスより符号 データを順次時みだしていく。朝みだされた符号データ は一旦DMAC年段101内部に格納される。

[0090] 一方、上配処理と並行して、CPU120 は画像メモリ手段110aにDMAC手段100のため の命令語の集合を告き込む。そして、DMACスタート 信号120aを1としてDMAC手段100を起動す る。DMAC手段100はすでに第10実施の形態で述 べたように命令語に従ってCODEC装置1の内部レジ スタをセットする。これによりCODEC装置1のDM AReq信号36が12なる。

[0091]また、DMAC年段101はDMAReの 個号36=1となったら、内部に格辞した符号データを データバス31に出力し、DMAAck簡号=1として

3

[0092]さらに、CODEC装置1はDMAC事段 10 101より1ワードあるいは複数ワードの符号データを 受け取った後にそれを復号し、画像データを作る。この 画像データはDMAC事段100により画像データバス 20を経て、画像メモリ手段110 aに巻き込まれる。 画像データの配送は第1の実施の形態にて段明したので

データを転送する。

[0093]また、DMAC年段101は、メインメキリ130に格納された符号データをCODEC装置1に転送するほかに、符号データに負荷されている各種ペッグの処理を行う。ヘッダにはCODEC装置1における20 圧縮・伸張アルゴリズムの導択を指定するものがある。本実施例では多路額の回像成分についてはJPEGを使い、由果2値画像についてはプアレブソス圧略アルゴリ

ズムを用いている。 【0094】 ヘッダは」PEG符号とランレングス圧縮 とを区別する。DMAC手段101はメインメキリ13 0から醇みだした符号データ中にヘッダを発見すると、 符号データバス30のWT信号33とアドレス34とデ ータバス31とを用いてCODEC装置1のバラメータ

レジスタを告き換えて復身手段を切り替える。 30 【0095】そして、DMAC年段101のレジスタに 設定した量の符号データのCODE C装置1への転送が 終了すると、DMAC手段101は割り込み要求倡号1 01aを1としてCPU12のに完了を通知する。CP 先了を知る。 【0096】以上では符号データを復号化すなわち伸張するケースについて説明したが、画像データを符号化すなわちに届するケースはデータが流れる方向が逆であるだけなので、説明は省略する。

U120は両者からの割り込みが発生したことで処理の

40 [0097]以上説明したように、本発明のCODEC システムは、複数の圧縮・伸張アルゴリズムを切り替え て圧縮・伸張を行う場合においてもDMAC年段が内部 レジスタを操作できる構成とした。これにより、CPU による処理を極力減らすことができ、処理選度の向上を はかることができる。

【0098】さらに、本発明のCODECンステムは、 上記で説明したCODEC装置と同様に単一の集積回路 上に実装する構成にすることが可能である。これによ り、集積回路のパッド教と集積回路のパッケージのピン

数を削減することが可能となる。

S

梅関平9-284138

(15)

[<u>8</u>3]

図1

してJPEGを採用したが、他の符号化/復号化方式を 採用してもよい。また、CODEC装置のなかに、複数 の方式の符号化年段と復号化手段を実装し、コマンドレ プスタにてどの符号化年段あるいは復号化手段を動作さ 【0099】上記の説明では、符号化/復号化の方式と せるかを選択できるようにさせてもよい。

は、氦停手段は画像データパス側を優先したが、符号デ **一タパス回の優先度を抱くしてもよい。また、双方のパ** タとして画像データとしたが、それ以外のディジタル化 スの優先度をラウンドロビン方式で入れかえるようにし てもよい。関停手段の優先順位づけ方法は、CODEC 装置を含む処理装置の用途に応じて、それぞれ好ましい [0100] さちに、上記の説明では、ディジタルデー されたデーター般に適用できる。また、上記の説明で 類様があるからである。

装置は、内部レジスタ手段へのアクセスのための専用入 出力ポート手段をなくす構成とした。これによりCOD 【発明の効果】以上説明したように本発明のCODEC EC装置の入出力のピン数を削減することが可能とな [0101]

寮回路上に実装する構成とした。これにより、集積回路 【0102】また、本発明のCODEC装置を単一の集 のパッド数と集積回路のパッケージのピン数を削減する ことが可能となる。

する画像データのDMA転送の性能を向上させ、符号化 メインメモリと内部レジスタとを制御するDMAC年段 と、を散ける構成とした。これにより、符号化/復号化 DMAC手段がCODEC装置の内部レジスタを制御で きる構成とした。これにより、CODEC装置に入出力 **集箱回路のペッド数と集積回路のペッケージのピン数を** [0104] また、本発明のCODECシステムは、画 【0103】さらに、本発明のCODECシステムは、 像メモリと内部レジスタとを制御するDMAC手段と、 [0105] さらに、本発明のCODECシステムは、 **単一の集積回路上に実装する構成とした。これにより、** / 復身化処理の性能を向上させることが可能となる。 心理の性能をさらに向上させることが可能となる。

【図1】本発明のCODEC装置の原理図である。

[図2] CODEC装置のプロック図である。

[図3] 関体手段のステートマシンの状態圏移図であ

[図4] 内部レジスタ手段の構成図である。

【図5】コマンドレジスタの任意の1bitの回路図を

示す図わめる。

【図6】ステータスレジスタの任意の1bitの回路図

を示す図である。

【図1】符号化側内部レジスタアクセス手段の一部を示 - 構成図である。

[図8] アドレスデコーダの入出力の関係を示す真理値

[図9] ANDゲートの精理と接続先を示す £755,

[図10] 画像データパスから内部レジスタ手段に書き Aむ時の動作タイミングを示す図である。

リバス側からの内部レジスタ手段をアクセスする様子を [図11] 符号データパスと競合するときに、画像デー

【図12】本発明のCODECシステムの原理図であ **示すタイミング図である。**

8

[図13] CODECシステムのブロック図である。

[図14] 画像メモリ手段内のDMACのための命令語 と画像データエリアとの関係を示す図である。

[図15] CODECシステムの第2の実施の形態を示

【図16】従来技術によるCODEC装置を示す図であ トプロック図である。

[図11] 従来技術によるCODECシステムを示す図 **たわる。**

[符号の説明]

1 符号化手段

復号化手段

關停手段

内部レジスタ半段

符号化側内部レジスタアクセス手段 復号化側内部レジスタアクセス手段

200 ディジタル/復号データ入出力手段 10 内部パス

300 符号データ入出力手段

[図12]

[8 ⊠

[図画の簡単な説明]

イインタルナータメモリ A1 A2 A3

复电代图描序段 8 DMAC年股

パラメータレジスタ

ステータスレジスタ コマンドレジスタ

レジスタ割り着た

フドレス

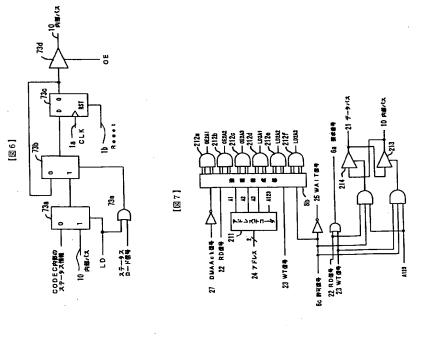
Step 本のアーク アドレス 人出力字號 农电化等数 复号化平数 報子を表 ç アイジタル/食事データ 7 F L X

内部しジスタ スケーニング トクセ 苔頂 中段 -91579 テーブル数定年数 コマンドレジスタ 1.未经存货平股 [⊠4] 14 V3X4 0E2A3 0E2A1 0E3A1 OEZAZ OE3A2 DESAS

LD2A2 LD3A2

LD2A1 LD3A1 LD2A3 LD3A3

CODEC被属内等を使用 [<u>8</u> 5 日本/編化



	000	
	が書	接線先
- - - -	LDZAI = A 1 年W 7 年間停手段からの許可信号 + DMAAck	ORゲート75 aの一方の入力
	LD2A2 コム1キWTキ関係手段からの許可信号+DMAAok	ዕጹゲーኑ75 ነው ተወኢክ
	LDZA3 = A1 * WT * 関係手段からの許可信号 * DMAA o k	ORゲート75¢の一方の入力
	0E2AI =A1#WT#開停手段からの許可信号*DMAAok	ዕጸታ-ኑንፋቄወ-ጵወኢክ
	DE2A2 =A1キWTキ関係手段からの許可信号キDMAAck	OR#-17460-50A
	0E2A3 mA1+WT+媒体手段からの許可信号+DMAAck	ዕጽዎ–ኑን 4 ፡፡ ወ– ቋወኢክ

[6]

スパゼーテ
S

